

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN THE MATTER OF:

Akira MASHIMO

FILED: Concurrently Herewith

SERIAL NO.

GROUP:

FOR: SIGNAL PROCESSING CIRCUIT INTEGRATING PULSE WIDTHS OF AN INPUT PULSE
SIGNAL ACCORDING TO POLARITIES


LETTER FILING PRIORITY DOCUMENT(S)

Hon. Commissioner of Patents
And Trademarks
Washington, D.C. 20231

S I R:

Applicant is enclosing herewith the certified copies of the priority documents in connection with the above-identified application. It is respectfully requested that the certified copy of Japanese Patent Application No. 2001-044223, filed on February 20, 2001, and 2001-333102, filed on October 30, 2001, be made of record in the file of this case.

Respectfully submitted,


Eugene Lieberstein
Reg. No. 24,645

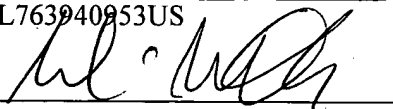
February 20, 2002
Anderson Kill & Olick P.C
1251 AVENUE OF THE AMERICAS
New York, NY 10020
212-278-1000

MAILING CERTIFICATE

I hereby certify that this correspondence is being deposited by *Express Mail* to the U.S. Patent & Trademark Office in an envelope addressed: Commissioner of Patents & Trademarks, BOX PATENT APPLICATIONS, Washington, DC 20231 on February 20, 2002 with Express Mail label

EL763940853US

Signed: _____



10971 U.S. PTO
10/081344
02/20/02
#2
D. Scott
4-7-02

PATENT OFFICE
JAPANESE GOVERNMENT

JC971 U.S. PRO
10/081344
02/20/02

This is to certify that the annexed is a true copy
of the following application as filed with this office.

Date of Application: February 20, 2001

Application Number: Japanese Patent Application
No. 2001-044223

Applicant(s): TEAC CORPORATION

November 26, 2001

Commissioner,
Patent Office

Kouzo Oikawa (Seal)

Certificate No.2001-3103857

日 本 国 特 許 庁
JAPAN PATENT OFFICE

Jc971 U.S. Pro
10/081344
02/20/02

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2001年 2月20日

出 願 番 号

Application Number:

特願2001-044223

出 願 人

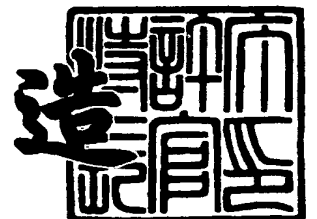
Applicant(s):

ティアック株式会社

2001年11月26日

特許庁長官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3103857

【書類名】 特許願

【整理番号】 TEP010103A

【提出日】 平成13年 2月20日

【あて先】 特許庁長官 及川 耕造 殿

【国際特許分類】 G09F 9/30

【発明者】

【住所又は居所】 東京都武蔵野市中町3丁目7番3号 ティアック株式会社
社内

【氏名】 真下 著明

【特許出願人】

【識別番号】 000003676

【氏名又は名称】 ティアック株式会社

【代理人】

【識別番号】 100070150

【弁理士】

【氏名又は名称】 伊東 忠彦

【手数料の表示】

【予納台帳番号】 002989

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 信号処理回路

【特許請求の範囲】

【請求項 1】 入力パルス信号のパルス幅に応じた出力信号を出力する信号処理回路において、

前記入力パルス信号のいずれか一方の極性で充電を行なう充電回路と、

前記充電回路に充電される一方の極性の充電電圧を、前記入力パルス信号にチャタリングを含まない他方の極性の期間にサンプルホールドするサンプルホールド回路と、

前記サンプルホールド回路にサンプルホールドされた電圧を出力信号として出力する出力回路とを有することを特徴とする信号処理回路。

【請求項 2】 前記充電回路は、前記入力パルス信号の正極性の期間に定電流で充電される第 1 の充電回路と、

前記入力パルス信号の負極性の期間に定電流で充電される第 2 の充電回路とを含み、

前記サンプルホールド回路は、前記第 1 の充電回路の充電電圧と基準電圧とを比較する第 1 の比較回路と、

前記第 2 の充電回路の充電電圧と基準電圧とを比較する第 2 の比較回路と、

前記第 1 の比較回路の比較結果に基づいて前記第 2 の充電回路の充電電圧をサンプルホールドする第 1 のサンプルホールド回路と、

前記第 2 の比較回路の比較結果に基づいて前記第 1 の充電回路の充電電圧をサンプルホールドする第 2 のサンプルホールド回路とを含み、

前記出力回路は、前記第 1 の比較回路の比較結果に応じて前記第 2 のサンプルホールド回路にサンプルホールドされた電圧を出力し、前記第 2 の比較回路の比較結果に応じて前記第 1 のサンプルホールド回路にサンプルホールドされた電圧を出力することを特徴とする請求項 1 記載の信号処理回路。

【請求項 3】 前記第 1 のサンプルホールド回路は、前記第 1 の比較回路の比較結果に応じてスイッチングされる第 1 のスイッチ回路と、

前記第 1 のスイッチ回路がオンしたときに、前記第 2 の充電回路の充電電圧に

応じて充電される第 1 のコンデンサとを含み、

前記第 2 のサンプルホールド回路は、前記第 2 の比較回路の比較結果に応じてスイッチングされる第 2 のスイッチ回路と、

前記第 2 のスイッチ回路がオンしたときに、前記第 1 の充電回路の充電電圧に応じて充電される第 2 のコンデンサとを含むことを特徴とする請求項 2 記載の信号処理回路。

【請求項 4】 前記出力回路は、前記第 1 のサンプルホールド回路でサンプルホールドされた電圧又は前記第 2 のサンプルホールド回路でサンプルホールドされた電圧を選択的に出力するスイッチ回路と、

前記第 1 の比較回路の比較結果に応じて前記第 1 のサンプルホールド回路にサンプルホールドされた電圧が選択され、前記第 2 の比較回路の比較結果に応じて前記第 2 のサンプルホールド回路にサンプルホールドされた電圧が選択されるように前記スイッチ回路を切り換える切換制御回路とを含むことを特徴とする請求項 2 又は 3 記載の信号処理回路。

【請求項 5】 前記第 1 の充電回路は、定電流を出力する第 1 の定電流源と

前記入力パルス信号が正極性のときにオンし、前記第 1 の定電流源からの定電流を出力する第 1 の充電用スイッチ回路と、

前記第 1 の充電用スイッチ回路がオンのときに前記第 1 の定電流源から供給される定電流により充電される第 3 のコンデンサと、

前記第 2 の比較回路の比較結果に応じてオンし、前記第 3 のコンデンサを放電させる第 1 の放電用スイッチ回路とを含み、

前記第 2 の充電回路は、定電流を出力する第 2 の定電流源と、

前記入力パルス信号が負極性のときにオンし、前記第 2 の定電流源からの定電流を出力する第 2 の充電用スイッチ回路と、

前記第 2 の充電用スイッチ回路がオンのときに、前記第 2 の定電流源から供給される定電流により充電される第 4 のコンデンサと、

前記第 1 の比較回路の比較結果に応じてオンし、前記第 4 のコンデンサを放電させる第 2 の放電用スイッチ回路とを含むことを特徴とする請求項 2 乃至 4 のい

ずれか一項記載の信号処理回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、信号処理回路及び信号処理方法に係り、特に、パルス信号をパルス幅に応じたデジタルデータに変換する信号処理回路及び信号処理方法に関する。

【0002】

【従来の技術】

図3に光ディスク装置のブロック構成図、図4に光ディスクの構成を説明するための図を示す。

【0003】

図3に示す光ディスク装置100は、例えば、CD-Rドライブであり、CD-Rディスク40が装着され、CD-Rディスク40に対して情報の記録／再生を行なう。

【0004】

CD-Rディスク40は、図5に示すように情報を記録／再生するトラック40aに沿ってウォブル40bが形成されている。ウォブル40bは、FM変調されており、ウォブル40bを再生し、再生信号をFM復調することによりFM復調信号が得られ、FM復調信号として記録された各種制御情報が得られる。

【0005】

光ディスク装置100は、光学系41、スピンドルモータ42、スレッドモータ43、レーザドライバ44、フロントモニタ45、ALPC (Auto Laser Power Control) 回路46、記録補償回路47、ウォブル信号処理部48、RFアンプ49、フォーカス／トラッキングサーボ回路50、送りサーボ回路51、スピンドルサーボ回路52、CDエンコード／デコード回路53、D/Aコンバータ54、オーディオアンプ55、RAM56、58、CD-ROMエンコード／デコード回路57、インタフェース／バッファコントローラ59、CPU60で構成され、ホストコンピュータ61からのコマンドに応じて情報の記録／再生を行

う。

【0006】

スピンドルモータ42はスピンドルサーボ回路52によってディスク40が所定の回転数で回転するようにディスク40を回転させる。ディスク40に対向して光学系41が配置されている。光学系41でディスク40にレーザ光を照射して、ディスク40に情報を記録するとともに、ディスク40からの反射光から記録された情報に応じた再生信号を出力する。光学系41は、スレッドモータ43、フォーカス／トラッキングサーボ回路50によってディスクに照射する光ビームBの位置が制御されている。

【0007】

このうち、スレッドモータ43は、送りサーボ回路51の駆動制御により光学系41を構成するキャリッジをディスク40の半径方向に移動させる。また、フォーカス／トラッキングサーボ回路50は、光学系41のフォーカス及びトラッキングアクチュエータ（図示せず）を駆動制御して、フォーカス／トラッキング制御を行う。

【0008】

光学系41で再生された再生信号は、RFアンプ49に供給される。RFアンプ49は、再生信号を増幅する。再生信号のうち主信号は、CDエンコード／デコード回路53に供給され、デコードされる。

【0009】

CD-ROMエンコード／デコード回路57は、CD-ROM固有のECC（Error Correction Coding）のエンコード／デコード、ヘッダの検出等の処理を行う。RAM56は、CD-ROMエンコード／デコード回路57での処理の作業用記憶領域として用いられる。インタフェース／バッファコントローラ59は、ホストコンピュータ61とのデータの送受、データバッファの制御を行う。RAM58は、インタフェース／バッファコントローラ59の作業用記憶領域として用いられる。

【0010】

なお、ディスク40がオーディオディスクの場合には、CDエンコード／デコ

ード回路 5 3 で復調された信号は D/A コンバータ 5 4 に送られ、デジタルからアナログへ変換され、オーディオアンプ 5 5 により増幅されて出力される。

【 0 0 1 1 】

CPU 6 0 はホストコンピュータ 6 1 からのコマンドに基づいて装置全体の制御を行なう。

【 0 0 1 2 】

このとき、CD-R 等の光ディスクは、情報を記録するために形成すべきトラックに沿ってウォブルが予め形成されている。ウォブルを検出することによりウォブル信号が再生される。ウォブル信号は、FM 変調されており、この FM 変調信号をデジタルデータに変換して、ディスク位置を示すアドレス等の情報が得られている。このとき、正確なアドレスなどの情報を得るためには、FM 変調信号を正確にデジタルデータに変換する必要があった。

【 0 0 1 3 】

図 5 は従来の一例である信号処理回路のブロック図を示す。また、図 6 ～図 9 は従来 of 信号処理回路のタイミングチャートを示す。

【 0 0 1 4 】

図 5 において、信号処理回路 1 0 は、両エッジ検出回路 1 1、カウンタ回路 1 2、ラッチ回路 1 3、デジタル LPF 回路 1 4 で構成されている。

【 0 0 1 5 】

両エッジ検出回路 1 1 には、端子 1 5 から図 7 (A) に示す FM 変調信号が供給されている。両エッジ検出回路 1 1 は、まず、供給された FM 変調信号をゼロレベルと比較して、図 7 (B) に示すようなゼロレベルより大きければハイレベル、ゼロレベルより小さければローレベルとなるパルス信号を生成し、生成したパルス信号の立ち上がりエッジと立ち下がりエッジとを検出して図 7 (C) に示す両エッジ信号 1 8 を生成する。この両エッジ信号はカウンタ回路 1 2 とラッチ回路 1 3 とデジタル LPF 1 4 に供給される。

【 0 0 1 6 】

カウンタ回路 1 2 は、両エッジ検出回路 1 1 からの両エッジ信号によりクリアされ、クロック端子 1 6 から供給されるクロックをカウントする。カウンタ回路

12のカウンタ値は、図7(D)に示すように変化しており、ラッチ回路13に供給される。

【0017】

ラッチ回路13には、カウンタ回路12からのカウンタ値と両エッジ検出回路11からの両エッジ信号とが供給されており、両エッジ信号のエッジ出力のタイミングで、カウンタ値 $Q_1 \sim Q_n$ をラッチする。ラッチされたカウンタ値はデジタルLPF14に供給される。

【0018】

デジタルLPF14は、ラッチ回路13からのカウンタ値と両エッジ検出回路11からの両エッジ信号とが供給されている。デジタルLPF14は、ラッチ回路13から供給されたカウンタ値に基づいてデジタル処理によりローパスフィルタ処理を行い、ノイズ成分が除去される。デジタルフィルタ処理が行われたFM信号は、端子17から出力され、復調処理が行なわれ、ウォブル信号に重畳された情報が抽出される。

【0019】

しかし、実際のFM変調信号にはノイズが重畳されている。

【0020】

図8～図10に従来の信号処理回路の動作説明図を示す。

【0021】

実際のFM変調信号は、図6に示すようにゼロレベル近辺で、ノイズの影響によりゼロレベルと複数回交差している。このため、このままパルス信号に変換すると、図8(A)に示すようにパルス信号の前後に不要なパルスが発生する。この不要なパルスにより、図8(B)に示すように立ち上がりエッジ及び立ち下がりエッジがそれぞれ複数回検出される。よって、図8(B)に示すエッジの間で、図9(C)に示すクロックがカウントされると、図8(D)に示すようにノイズ部分で小さなカウンタ値が多数出力されていた。

【0022】

【発明が解決しようとする課題】

上記のように、実際のパルス信号にはノイズが存在し、このノイズによりパル

ス信号に立ち上がり及び立ち下がりが発生する。よって、このようなパルス信号のエッジ検出が検出されると、ノイズによるパルスを含むエッジが含まれる。このため、このままエッジ間隔をカウントすると、ノイズ成分までもがカウント値として出力され、正確な信号処理が行えないなどの問題点があった。

【 0 0 2 3 】

よって、本発明は上記の点に鑑みてなされたもので、入力パルス信号のハイレベル期間又は／及びローレベル期間をノイズ成分の影響を除去して正確に検出できる信号処理回路及び信号処理方法を提供することを目的とする。

【 0 0 2 4 】

【課題を解決するための手段】

本発明の請求項 1 は、入力パルス信号のパルス幅に応じた出力信号を出力する信号処理回路を、前記入力パルス信号のいずれか一方の極性で充電を行なう充電回路と、前記充電回路に充電される一方の極性の充電電圧を、前記入力パルス信号にチャタリングを含まない他方の極性の期間にサンプルホールドするサンプルホールド回路と、前記サンプルホールド回路にサンプルホールドされた電圧を出力信号として出力する出力回路とから構成する。

【 0 0 2 5 】

請求項 2 は、充電回路を、前記入力パルス信号の正極性の期間に定電流で充電される第 1 の充電回路、前記入力パルス信号の負極性の期間に定電流で充電される第 2 の充電回路とを含む構成とし、前記サンプルホールド回路は、前記第 1 の充電回路の充電電圧と基準電圧とを比較する第 1 の比較回路と、前記第 2 の充電回路の充電電圧と基準電圧とを比較する第 2 の比較回路と、前記第 1 の比較回路の比較結果に基づいて前記第 2 の充電回路の充電電圧をサンプルホールドする第 1 のサンプルホールド回路と、前記第 2 の比較回路の比較結果に基づいて前記第 1 の充電回路の充電電圧をサンプルホールドする第 2 のサンプルホールド回路とを含む構成とし、前記出力回路を前記第 1 の比較回路の比較結果に応じて前記第 2 のサンプルホールド回路にサンプルホールドされた電圧を出力し、前記第 2 の比較回路の比較結果に応じて前記第 1 のサンプルホールド回路にサンプルホールドされた電圧を出力する構成とする。

【 0 0 2 6 】

請求項 3 は、前記第 1 のサンプルホールド回路を前記第 1 の比較回路の比較結果に応じてスイッチングされる第 1 のスイッチ回路と、前記第 1 のスイッチ回路がオンしたときに、前記第 2 の充電回路の充電電圧に応じて充電される第 1 のコンデンサとを含む構成とし、前記第 2 のサンプルホールド回路を前記第 2 の比較回路の比較結果に応じてスイッチングされる第 2 のスイッチ回路と、前記第 2 のスイッチ回路がオンしたときに、前記第 1 の充電回路の充電電圧に応じて充電される第 2 のコンデンサとを含む構成とする。

【 0 0 2 7 】

請求項 4 は、前記出力回路を、前記第 1 のサンプルホールド回路でサンプルホールドされた電圧又は前記第 2 のサンプルホールド回路でサンプルホールドされた電圧を選択的に出力するスイッチ回路と、前記第 1 の比較回路の比較結果に応じて前記第 1 のサンプルホールド回路にサンプルホールドされた電圧が選択され、前記第 2 の比較回路の比較結果に応じて前記第 2 のサンプルホールド回路にサンプルホールドされた電圧が選択されるように前記スイッチ回路を切り換える切換制御回路とを含む構成とする。

【 0 0 2 8 】

請求項 5 は、前記第 1 の充電回路を、定電流を出力する第 1 の定電流源と、前記入力パルス信号が正極性のときにオンし、前記第 1 の定電流源からの定電流を出力する第 1 の充電用スイッチ回路と、前記第 1 の充電用スイッチ回路がオンのときに前記第 1 の定電流源から供給される定電流により充電される第 3 のコンデンサと、前記第 2 の比較回路の比較結果に応じてオンし、前記第 3 のコンデンサを放電させる第 1 の放電用スイッチ回路とを含む構成とし、前記第 2 の充電回路を、定電流を出力する第 2 の定電流源と、前記入力パルス信号が負極性のときにオンし、前記第 2 の定電流源からの定電流を出力する第 2 の充電用スイッチ回路と、前記第 2 の充電用スイッチ回路がオンのときに、前記第 2 の定電流源から供給される定電流により充電される第 4 のコンデンサと、前記第 1 の比較回路の比較結果に応じてオンし、前記第 4 のコンデンサを放電させる第 2 の放電用スイッチ回路とを含む構成とする。

【 0 0 2 9 】

本発明によれば、入力パルス信号のチャタリングを含む期間に入力パルス信号の正極性期間のみ又は負極性期間のみで充電を行なって、その充電電圧をサンプルホールドして出力することにより、チャタリングの影響なく入力パルス信号の正極性期間又は負極性期間を検出できる。

【 0 0 3 0 】

【発明の実施の形態】

本発明の実施例を図面とともに説明する。

【 0 0 3 1 】

図 1 は本発明の一実施例の信号処理回路の回路構成図を示す。

【 0 0 3 2 】

本実施例の信号処理回路 1 は、図 3 に示すウォブル信号処理部 4 8 内に設けられている。信号処理回路 1 は、アナログ回路から構成されており、定電流源 1 1、1 2、アナログスイッチ回路 1 3 ~ 1 9、コンデンサ 2 0 ~ 2 3、バッファアンプ 2 4、2 5、コンパレータ 2 6、2 7、ラッチ回路 2 8、2 9、ワンショットマルチバイブレータ 3 0 ~ 3 3、RS フリップフロップ 3 4、ローパスフィルタ 3 5、基準電圧源 3 6、反転回路 3 7 を含む構成とされている。

【 0 0 3 3 】

信号処理回路 1 の動作を図 2 とともに説明する。

【 0 0 3 4 】

図 2 は本発明の一実施例の信号処理回路の動作波形図を示す。図 2 (A) はウォブル信号、図 2 (B) はコンデンサ 2 0 の充電電圧の変化、図 2 (C) は反転回路 3 7 の出力、図 2 (D) はコンデンサ 2 1 の充電電圧の変化、図 2 (E) はコンパレータ 2 6 の出力、図 2 (F) はマルチバイブレータ 3 0 の出力、図 2 (G) はマルチバイブレータ 3 2 の出力、図 2 (H) はコンパレータ 2 7 の出力、図 2 (I) はマルチバイブレータ 3 1 の出力、図 2 (J) はマルチバイブレータ 3 3 の出力、図 2 (K) は RS フリップフロップ 3 4 の出力を示す。

【 0 0 3 5 】

図 2 (A) に示すウォブル信号は、FM パルス信号であり、端子 T_1 からアナ

ログスイッチ回路13及び反転回路37を介してアナログスイッチ回路14に供給される。アナログスイッチ回路13、14は、供給されるパルス信号が正極性のときにオンし、負極性のときにオフする。アナログスイッチ回路13がオンすると、定電流源11からの定電流によりコンデンサ20が充電される。また、アナログスイッチ回路14がオンすると、定電流源12からの定電流によりコンデンサ21が充電される。

【0036】

アナログスイッチ回路13は、端子T1からのパルス信号の正極性パルスするとき、オンされ、アナログスイッチ回路14は、端子T1からのパルス信号は反転回路37により反転されて供給されるので、端子T1からのパルス信号が負極性パルスときにオンされる。コンデンサ20は、時刻 t_1 、 t_7 でアナログスイッチ回路13がオンされると、定電流源11からの定電流により充電が開始される。このとき、コンデンサ20は、端子T1からのパルス信号が正極性パルスときのみ充電が行なわれるので、図2(A)の時刻 t_1 、 t_9 の直後のように正極性パルスが断続的に供給される、すなわち、チャタリングが発生している場合には、図2(B)に示すように段階的に充電電圧が上昇する。

【0037】

コンデンサ20の充電電圧は、バッファアンプ24で増幅され、アナログスイッチ17及びコンパレータ26の非反転入力端子に供給される。コンパレータ26の反転入力端子には基準電圧源36から基準電圧が供給されている。図2(E)に示すようにコンパレータ26は、バッファアンプ24の出力が基準電圧源36からの基準電圧より大きくなる、すなわち、図2(B)に示すようにコンデンサ20の充電電圧が所定電圧より大きくなると、出力をハイレベルにする。

【0038】

コンパレータ26の出力は、ワンショットマルチバイブレータ30に供給されている。時刻 t_2 、 t_8 でコンデンサ20の充電電圧によりバッファアンプ24の出力が基準電圧源36からの基準電圧より大きくなり、コンパレータ26の出力がハイレベルになると、図2(F)に示すようにワンショットマルチバイブレータ30がコンパレータ26の出力のローレベルからハイレベルへの立ち上がり

を検出し、ワンショットパルスを出力する。

【0039】

ワンショットマルチバイブレータ30の出力は、アナログスイッチ回路18、ワンショットマルチバイブレータ32、RSフリップフロップ34に供給されている。アナログスイッチ回路18は、ワンショットマルチバイブレータ30からのワンショットパルスが供給されている期間、オンする。

【0040】

アナログスイッチ回路18がオンすることによりバッファアンプ25の出力電圧によってコンデンサ23が充電され、バッファアンプ25の出力、すなわち、コンデンサ21の充電電圧がサンプリングされる。コンデンサ23の充電電圧はアンプ29で増幅されてアナログスイッチ回路19に供給される。

【0041】

一方、RSフリップフロップ34は、ワンショットマルチバイブレータ30からのワンショットパルスの立ち上がりでリセットされ、出力がローレベルになる。RSフリップフロップ34の出力は、アナログスイッチ回路19の切替信号として用いられている。アナログスイッチ回路19は、RSフリップフロップ34の出力がハイレベルのときには、アンプ28の出力を選択し、RSフリップフロップ34の出力がローレベルのときには、アンプ29の出力を選択する。このため、時刻 t_2 で出力がローレベルになると、アナログスイッチ回路19は、アンプ29の出力、すなわち、コンデンサ23の充電電圧を選択して、ローパスフィルタ35に供給する。

ワンショットマルチバイブレータ32は、時刻 t_3 、 t_9 で、ワンショットマルチバイブレータ30の出力ワンショットパルスの立ち下がりを検出すると、ワンショットパルスを出力する。ワンショットマルチバイブレータ32から出力されたワンショットパルスは、アナログスイッチ回路16に供給される。アナログスイッチ回路16は、ワンショットパルスに応じてオンする。アナログスイッチ回路16がオンすると、コンデンサ21が放電される。

時刻 t_4 で端子T1に供給される入力パルス信号がローレベルになると、アナログスイッチ回路13はオフし、アナログスイッチ回路14はオンする。アナログ

スイッチ回路 1 4 がオンするとコンデンサ 2 1 が定電流源 1 2 からの定電流により充電され、図 2 (D) に示すようにコンデンサ 2 1 の充電電圧が上昇する。

【 0 0 4 2 】

コンデンサ 2 1 の充電電圧はバッファアンプ 2 5 で増幅され、コンパレータ 2 7 の非反転入力端子に供給される。コンパレータ 2 7 はバッファアンプ 2 5 の出力と基準電圧源 3 6 からの基準電圧とを比較し、バッファアンプ 2 5 の出力が基準電圧源 3 6 からの基準電圧より大きくなる、すなわち、コンデンサ 2 1 の充電電圧が一定電圧より大きくなると、出力をハイレベルにする。コンパレータ 2 5 の出力は、ワンショットマルチバイブレータ 3 1 に供給されている。ワンショットマルチバイブレータ 3 1 は、図 2 (I) に示すようにコンパレータ 2 7 の出力の立ち上がりに応じてワンショットパルスを出力する。ワンショットマルチバイブレータ 3 1 の出力はアナログスイッチ回路 1 7、ワンショットマルチバイブレータ 3 3、RS フリップフロップ 3 4 に供給される。アナログスイッチ回路 1 7 はワンショットマルチバイブレータ 3 1 からのワンショットパルスの期間、オンする。アナログスイッチ回路 1 7 がオンの期間にバッファアンプ 2 4 の出力によりコンデンサ 2 2 が充電される。コンデンサ 2 2 の充電電圧は、アンプ 2 8 で増幅されて、アナログスイッチ回路 1 9 に供給される。

【 0 0 4 3 】

一方、RS フリップフロップ 3 1 は、ワンショットマルチバイブレータ 3 4 からのワンショットパルスによりセットされる。RS フリップフロップ 3 4 は、セットされると、出力をハイレベルとする。RS フリップフロップ 3 4 の出力がハイレベルになると、アナログスイッチ回路 1 9 はアンプ 2 8 の出力を選択してローパスフィルタ 3 5 に供給する。

【 0 0 4 4 】

また、ワンショットマルチバイブレータ 3 3 は、時刻 t_6 でワンショットマルチバイブレータ 3 1 からのワンショットパルスの立下りに応じてワンショットパルスを出力する。ワンショットマルチバイブレータ 3 3 から出力されたワンショットパルスは、アナログスイッチ回路 1 5 に供給される。アナログスイッチ回路 1 5 はワンショットパルスの期間、オンする。アナログスイッチ回路 1 5 がオン

することにより、図 2 (B) に示すようにコンデンサ 2 0 に充電された電荷が放電される。

【 0 0 4 5 】

以上のように、ウォブル信号のローレベルとハイレベルとの境界部分のノイズを含む期間ではコンデンサが充電されるため、ノイズの影響を軽減でき、ウォブル信号のハイレベル期間とローレベル期間とを正確に検出することができる。

【 0 0 4 6 】

なお、本実施例では、光ディスク装置に適用した例について説明したが、これに限定されるものではなく、要はパルス信号のハイレベル期間とローレベル期間とを検出する場合に用いて好適である。

【 0 0 4 7 】

【発明の効果】

本発明によれば、入力パルス信号のチャタリングを含む期間に入力パルス信号の正極性期間のみ又は負極性期間のみで充電を行なって、その充電電圧をサンプルホールドして出力することにより、チャタリングの影響なく入力パルス信号の正極性期間又は負極性期間を検出できる等の特長を有する。

【 0 0 4 8 】

【図面の簡単な説明】

【図 1】

本発明の一実施例の信号処理回路のブロック図である。

【図 2】

本発明の一実施例の信号処理回路の動作波形図である。

【図 3】

光ディスク装置のブロック構成図である。

【図 4】

光ディスクの構成図である。

【図 5】

従来の信号処理回路の一例のブロック構成図である。

【図 6】

従来の信号処理回路の動作説明図である。

【図 7】

従来の信号処理回路の動作説明図である。

【図 8】

従来の信号処理回路の動作説明図である。

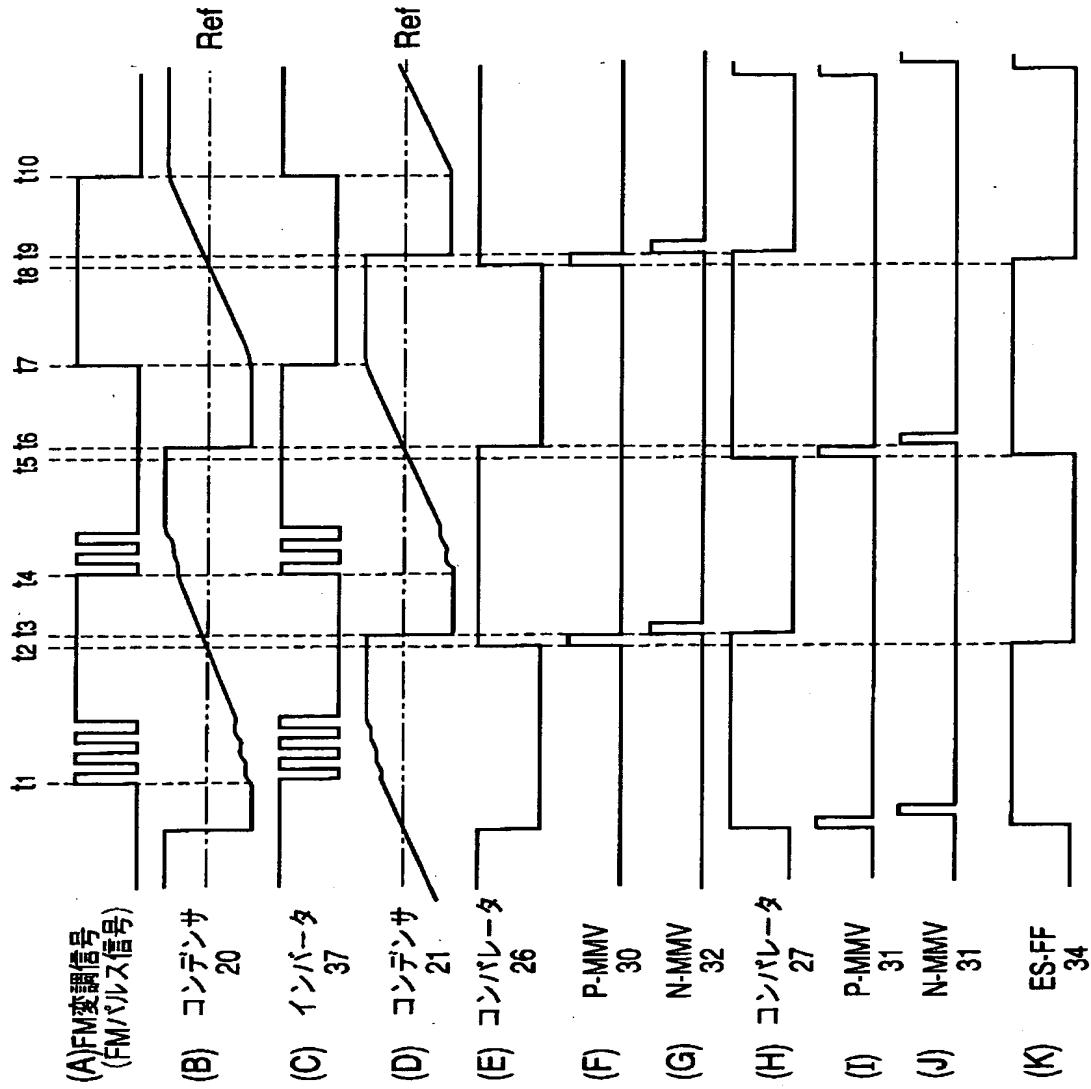
【図 9】

従来の信号処理回路の動作説明図である。

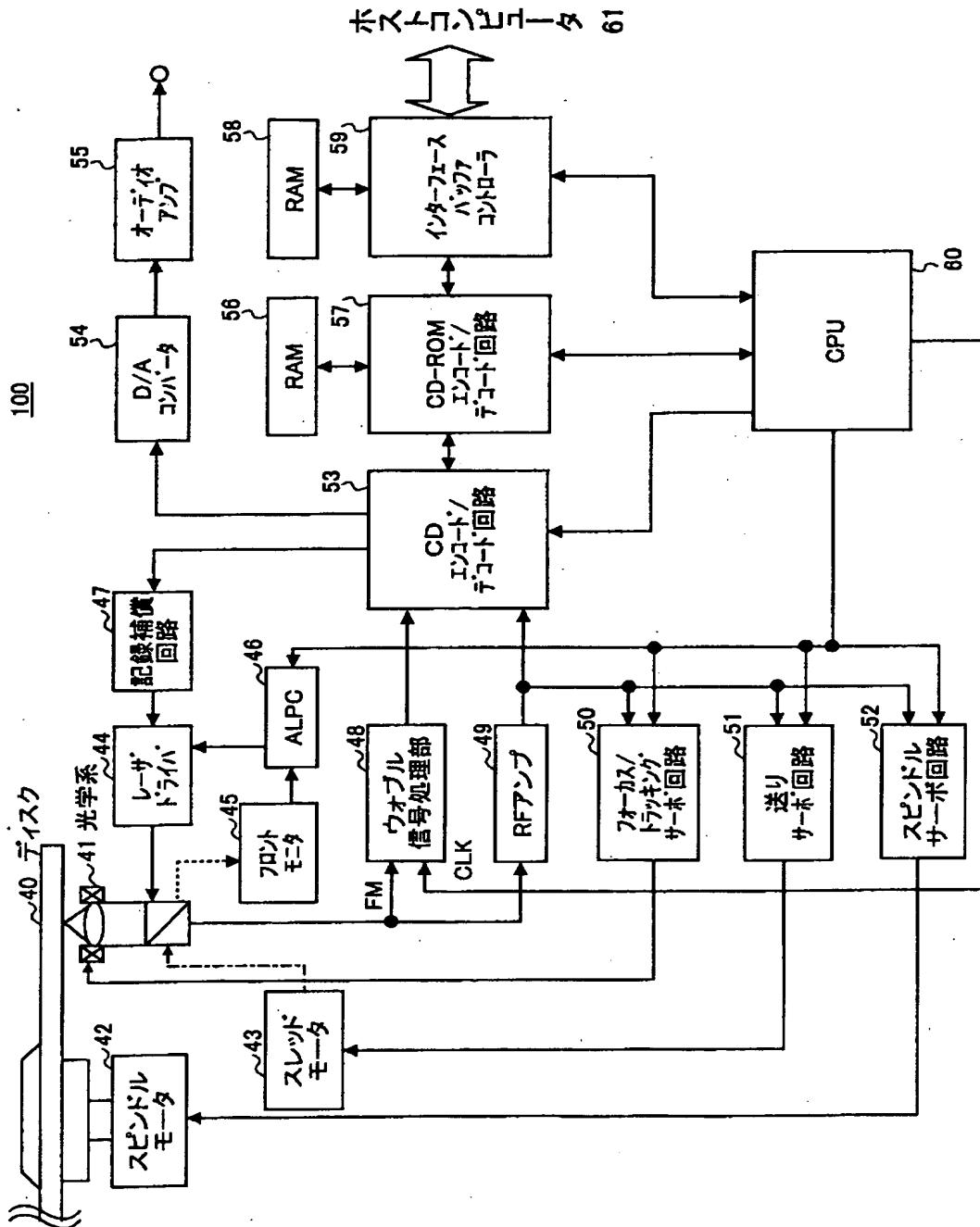
【符号の説明】

- 1 信号処理回路
- 1 1、1 2 定電流源
- 1 3～1 9 アナログスイッチ回路
- 2 0～2 3 コンデンサ
- 2 4、2 5 バッファアンプ
- 2 6、2 7 コンパレータ
- 2 8、2 9 アンプ
- 3 0～3 3 ワンショットマルチバイブレータ
- 3 4 R S フリップフロップ
- 3 5 ローパスフィルタ
- 3 6 基準電圧

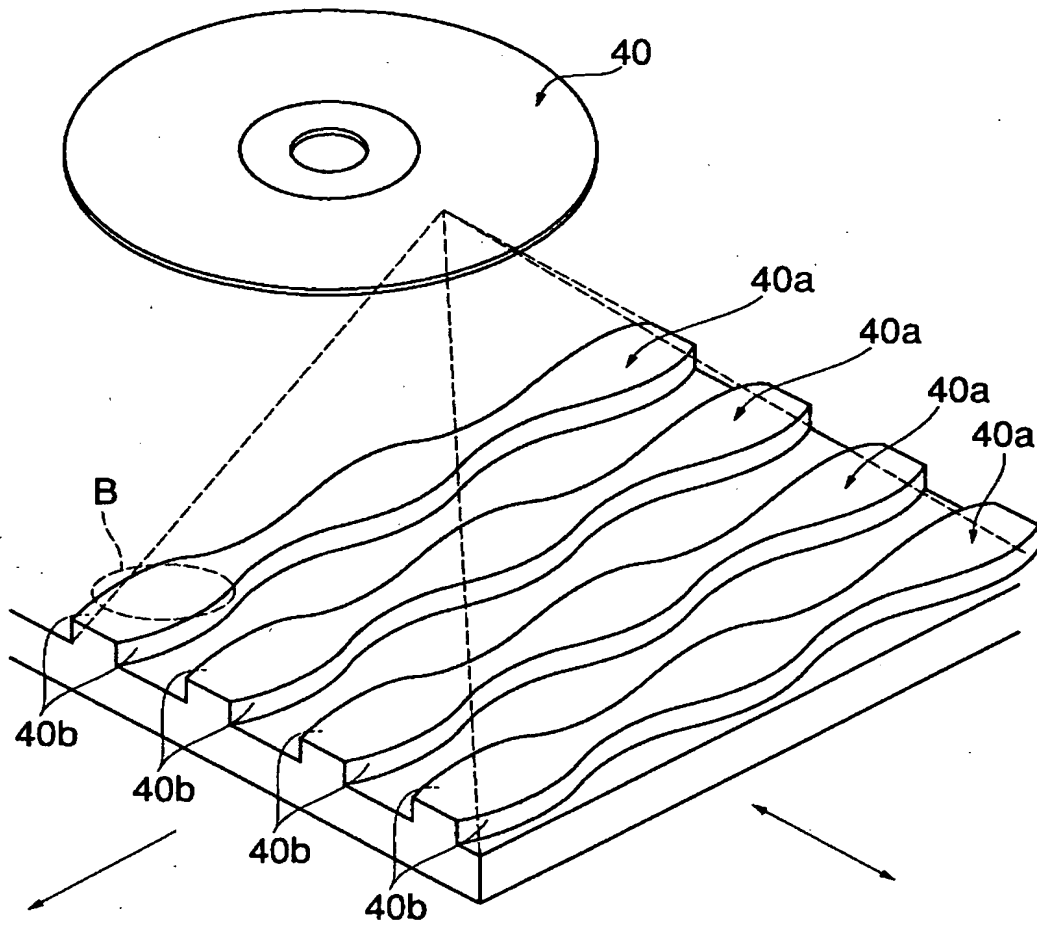
【図 2】



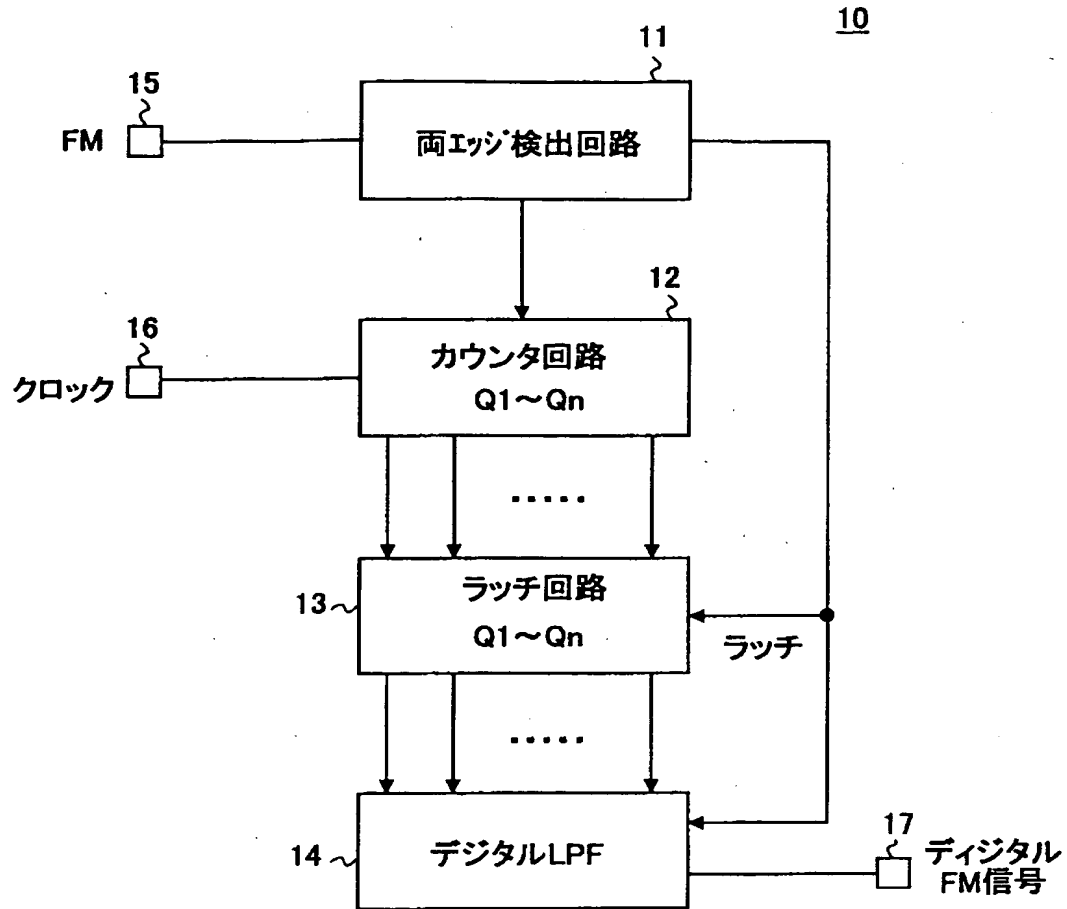
【図 3】



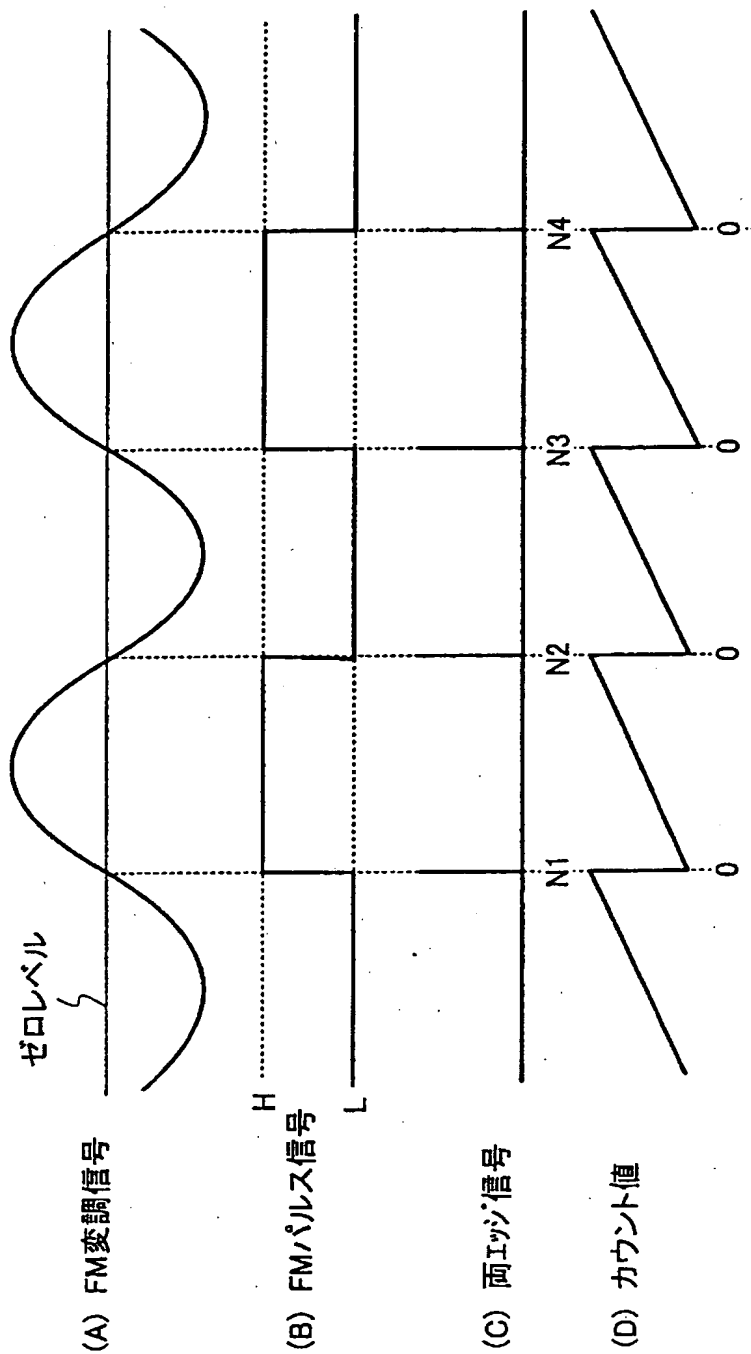
【図 4】



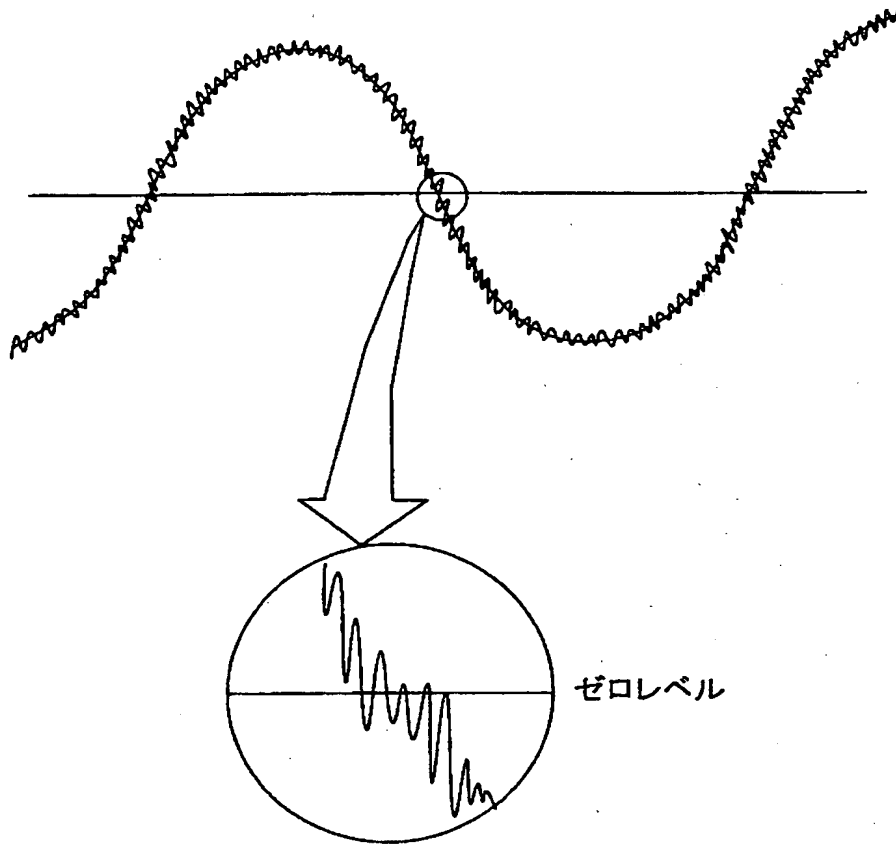
【図5】



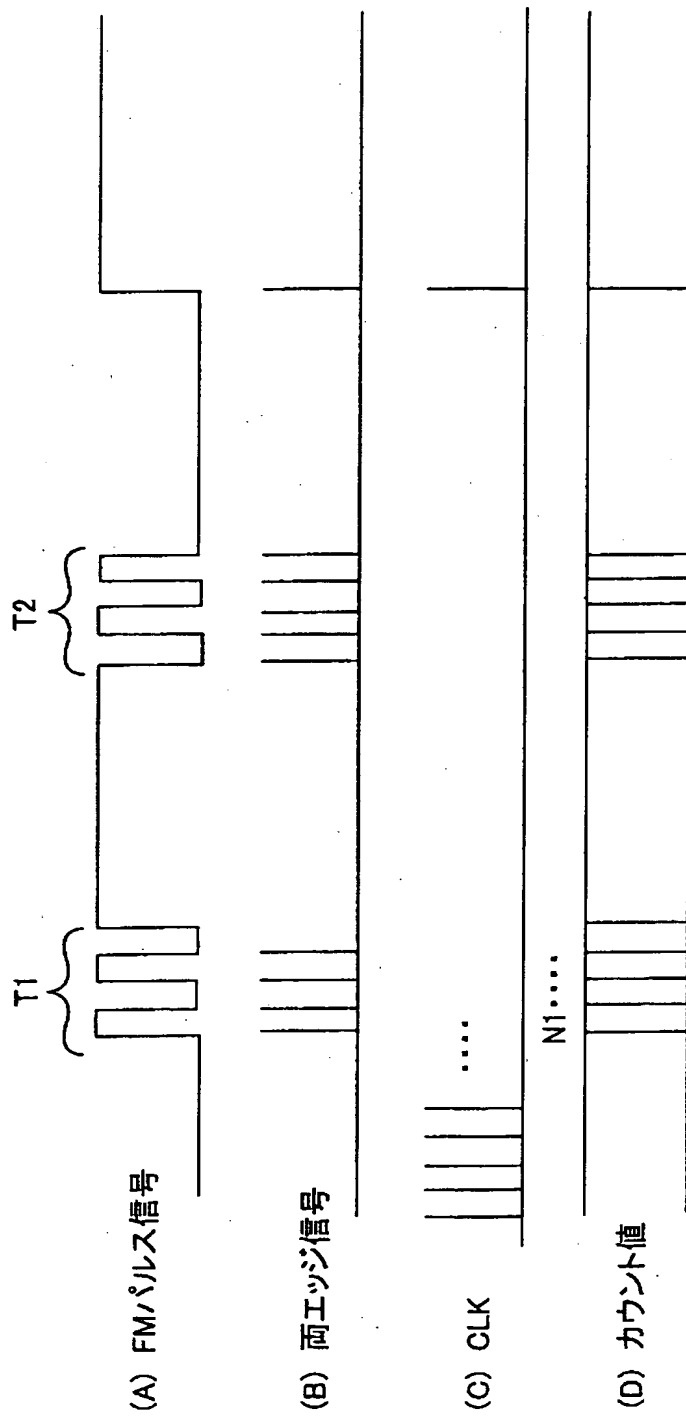
【図6】



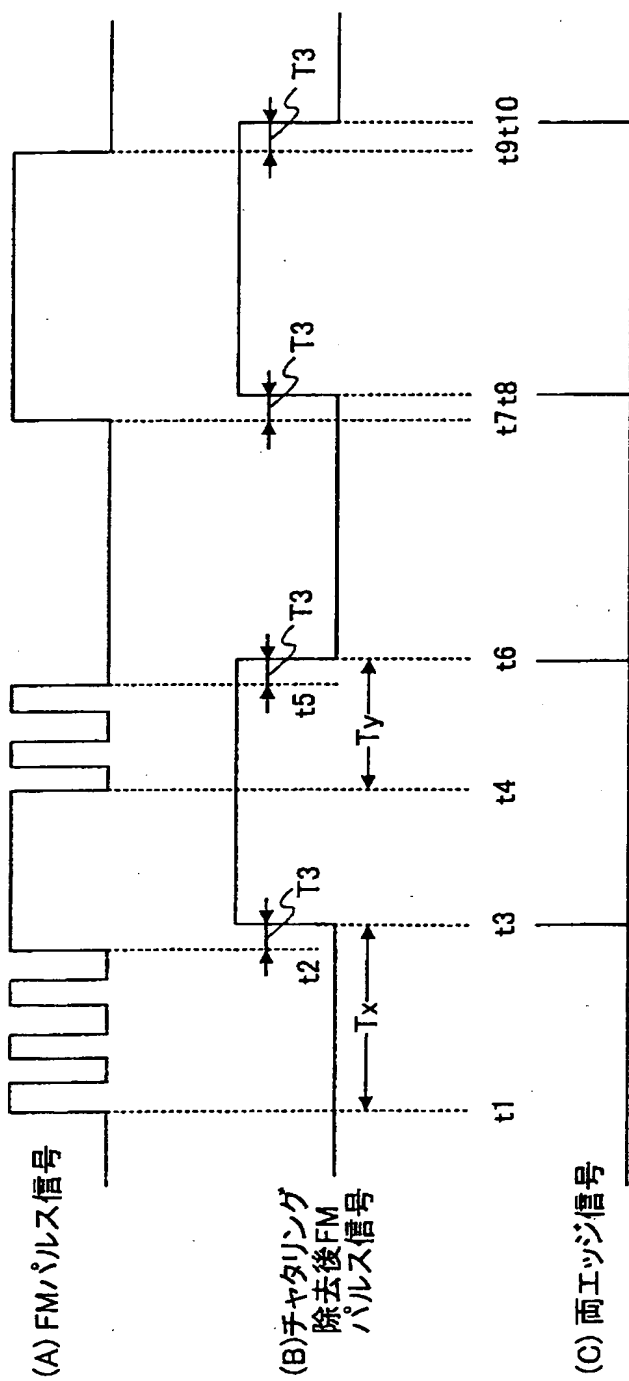
【図 7】



【図 8】



【図9】



【書類名】 要約書

【要約】

【課題】 FM変調信号をデジタルデータに変換する信号処理回路及び信号処理方法に関し、入力パルス信号のハイレベル期間又は／及びローレベル期間をノイズ成分の影響を除去して正確に検出できる信号処理回路及び信号処理方法を提供することを目的とする。

【解決手段】 入力パルス信号のいずれか一方の極性で充電を行なう充電回路と、充電回路に充電される一方の極性の充電電圧を、入力パルス信号にチャタリングを含まない他方の極性の期間にサンプルホールドするサンプルホールド回路と、サンプルホールド回路にサンプルホールドされた電圧を出力信号として出力する出力回路とから構成する。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000003676]

1. 変更年月日	1990年 8月27日
[変更理由]	新規登録
住 所	東京都武蔵野市中町3丁目7番3号
氏 名	ティアック株式会社